



# Puls-Weiten-Modulation

Version: 0.0.2  
Datum: 31.12.2015  
Autor: Werner Dichler

## Inhalt

Inhalt.....	2
Grundlagen.....	3
Methoden der Digital-Analog-Umsetzung.....	3
Puls-Weiten-Modulation.....	4
PWM-Filterung.....	5
Dimensionierung.....	5
Abschätzung der Filterwirkung.....	7
Simulation.....	8
Vergleich Filter 1. und 2. Ordnung.....	8
Vergleich Filter 2. Ordnung.....	10
Filtervereinfachung.....	11
Digital Ausgang.....	13
Literatur.....	15

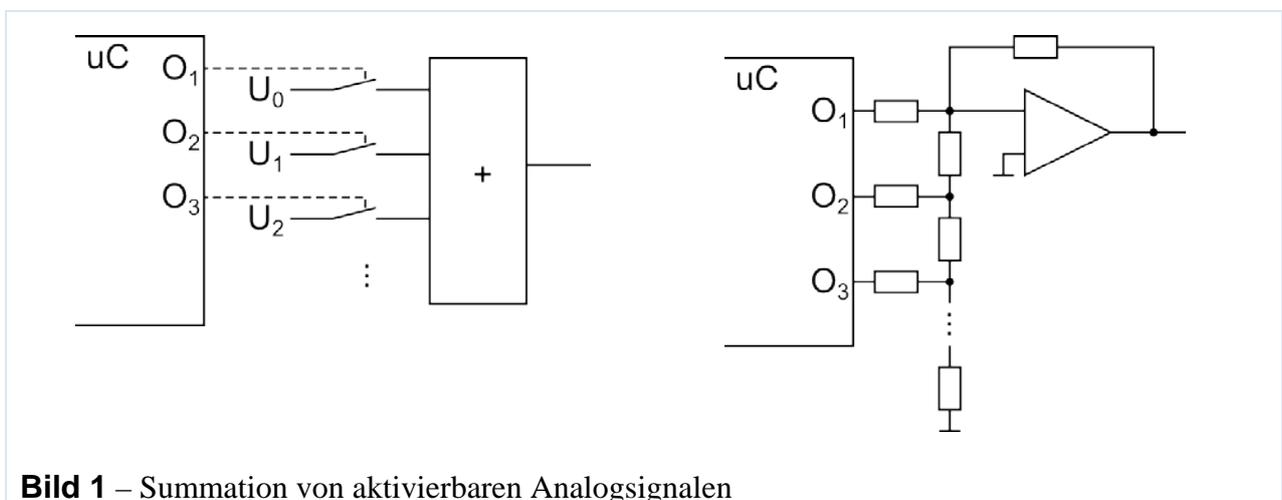
## Grundlagen

### Methoden der Digital-Analog-Umsetzung

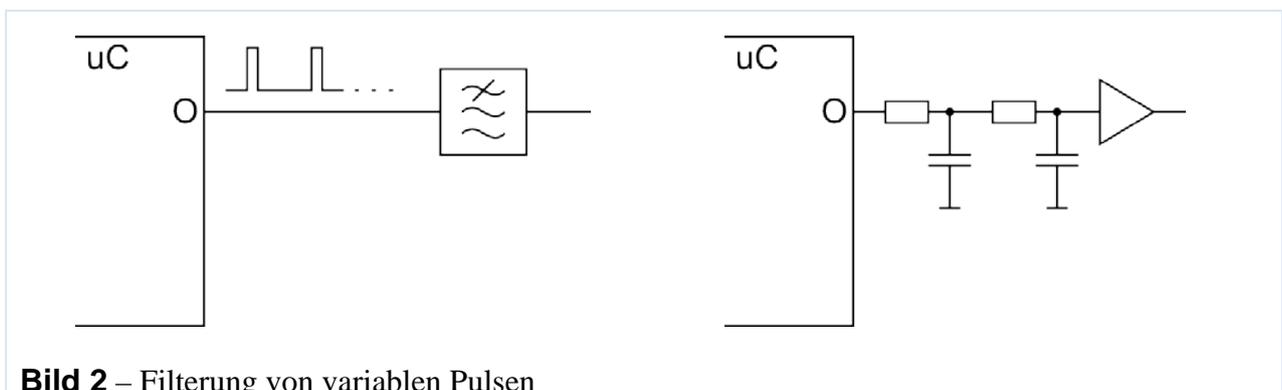
Um digitale Werte eines Mikrocontrollers in ein analoges Signal umzusetzen, gibt es grundsätzlich zwei Methoden.

Erstens können unterschiedlich gewichtete Analogwerte aktiviert und deaktiviert werden (Spannung oder Strom), welche im Anschluss summiert werden. Die Ausgabeauflösung ergibt sich je nach Anzahl der zu steuernden Stufen. Diese Methode erlaubt eine hohe Ausgaberate. Sie ist nur durch den Takt des Umsetzers und durch die darauffolgende Analogbeschaltung begrenzt. Die Genauigkeit hängt wiederum von der Genauigkeit der einzelnen Analog-Stufen ab und ist daher etwas schwieriger zu dimensionieren (Abgleich von Widerständen, ...).

Die zweite Methode aktiviert einen Digital-Ausgang innerhalb einer Periode für eine bestimmte Dauer. Die Dauer steht im Verhältnis zum auszugebenden Amplitudenwert. Im Anschluss wird das gepulste Digital-Signal gefiltert. Dadurch können beliebige Spannungen zwischen 0V und der Versorgungsspannung des Mikrocontrollers erreicht werden. Bleibt der Ausgang innerhalb einer Periode zu 100% aktiv, so ergibt sich am Ausgang die Versorgungsspannung. Wird der Ausgang innerhalb der Periode nicht aktiviert, so bleibt der Ausgang auf 0V. Die Auflösung ergibt sich aus dem Verhältnis der minimalen Pulsweite und der Periodendauer (Ausgabefrequenz). Die Ausgaberate ist etwas mehr limitiert aufgrund der Ausgabefrequenz und den nötigen Ausgangsfiltern. Im Gegensatz dazu ist die Genauigkeit grundsätzlich nur von der analogen Versorgungsspannung des Umsetzers abhängig. Die einzelnen Abstufungen stehen immer im Verhältnis zu dieser Versorgungsspannung.



**Bild 1** – Summation von aktivierbaren Analogsignalen



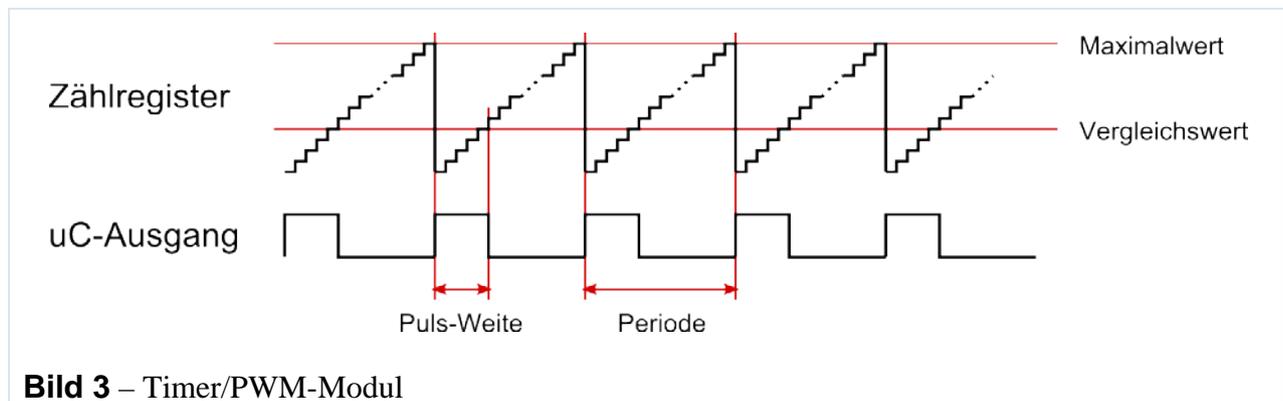
**Bild 2** – Filterung von variablen Pulsen

## Puls-Weiten-Modulation

Für die Puls-Weiten-Modulation (PWM) wird ein Timer-Modul oder ein dediziertes PWM-Modul benötigt. Bei einem einfachen Aufbau wird ein Zählregister kontinuierlich mit einem konfigurierten Takt erhöht. Beim Erreichen eines einstellbaren Maximalwertes wird wieder bei 0 begonnen. Der Digital-Ausgang gibt solange ein High-Signal aus, solange der Zähler unterhalb eines einstellbaren Wertes liegt.

Bei diesem Aufbau gibt es zwei Stellschrauben. Der Takt, mit dem das Zählregister erhöht wird und der Maximalwert. Der gewählte Takt und der Maximalwert geben die PWM-Periode vor. Der Maximalwert gibt die möglichen Abstufungen vor. Bei einem Maximalwert von 99 kann der Vergleichswert einen Wert von 0 bis 99 annehmen. Somit können 100 unterschiedliche Pulse (Pulsweiten) generiert werden.

Je höher die Ausgabefrequenz gewählt wird, desto leichter ist es das Ausgabesignal zu filtern bzw. desto höher können die Nutzfrequenzen liegen. Die Ausgabefilter sind so zu dimensionieren, dass das Nutzsinal möglichst nicht verändert wird (Amplitude, Phase) und die PWM-Frequenz möglichst gut gefiltert wird. Eine gute PWM-Frequenz-Filterung ist nötig, damit bei einem konstantem Ausgabewert geringe Rippel im Signal auftreten.



## PWM-Filterung

### Dimensionierung

Ein Mikrokontroller mit 120MHz, die mit einem 1:1 Prescaler im PWM-Modul verwendet werden können, ist für ein 40kHz PWM-Signal auf einen Maximalwert von 3000 zu konfigurieren (120MHz / 40kHz). Dadurch ergibt sich, bei einer 3.3V Versorgung, eine theoretische Auflösung von 1.1mV (3.3V/3000).

Die erforderliche Filterdämpfung für einen Ripple von 1.1mV wird gemäß Formel 1 berechnet.

$$A_{dB} = 20 \cdot \log\left(\frac{U_{ripple}}{U_{PWM}}\right) = 20 \cdot \log\left(\frac{1.1mV}{3.3V}\right) = -69.54$$

**Formel 1** – erforderliche Dämpfung

Die 3dB Eck-Frequenz von Filtern 1. und 2. Ordnung kann folgendermaßen berechnet werden:

$$A_{dB} = slope \cdot (\log(f_{PWM}) - \log(f_{3dB})) = slope \cdot \log\left(\frac{f_{PWM}}{f_{3dB}}\right)$$

$$f_{3dB} = f_{PWM} \cdot 10^{\frac{A_{dB}}{slope}}$$

$$f_{3dB\ 1.ord} = 40kHz \cdot 10^{\frac{-69.54}{-20}} = 13.34Hz$$

$$f_{3dB\ 2.ord} = 40kHz \cdot 10^{\frac{-69.54}{-40}} = 730.40Hz$$

**Formel 2** – Eck-Frequenzen

Der Strom, welcher vom Controller zur Verfügung gestellt werden muss, muss geeignet limitiert werden. Bei einem 1k Serienwiderstand beschränkt sich der Maximalstrom auf 3.3mA.

Die Filter-Ausgangsspannung, nach einer ausreichenden Einschwingzeit, wird im Verhältnis des Filter-Serienwiderstandes zum Lastwiderstand gedämpft. Diese Widerstände bilden einen Spannungsteiler. Damit die Dämpfung der beiden Filter (1. und 2. Ordnung) für diese Zusammenstellung etwa gleich ist, werden hier gleichgroße Summen-Widerstände verwendet und nur die Kondensatoren angepasst.

Dennoch sollte bei einem Filter 2. Ordnung der zweite Widerstand üblicherweise um den Faktor 10 höher sein. Mit dieser Dimensionierung gäbe es nur eine sehr geringe Beeinflussung auf das erste RC-Glied. Damit dieser doch etwas höhere Serienwiderstand keine Signaldämpfung zur Folge hätte, könnte ein Spannungsfolger nachgeschaltet werden.

$$f_{3dB} = \frac{1}{2\pi RC}$$
$$C_{1.ord} = \frac{1}{2\pi fR} = \frac{1}{2\pi \cdot 13.34 \cdot 2k} = 5.97\mu F \rightarrow 6.8\mu F$$
$$C_{2.ord} = \frac{1}{2\pi fR} = \frac{1}{2\pi \cdot 730.40 \cdot 1k} = 217.90nF \rightarrow 220nF$$

**Formel 3** – Kondensatorwerte

$$f_{3dB\ 1.ord} = \frac{1}{2\pi RC} = \frac{1}{2\pi \cdot 2k \cdot 6.8\mu} = 11.70Hz$$
$$f_{3dB\ 2.ord} = \frac{1}{2\pi RC} = \frac{1}{2\pi \cdot 1k \cdot 220n} = 723.43Hz$$

**Formel 4** – Resultierende Eckfrequenzen

## Abschätzung der Filterwirkung

### Komplexer Spannungsteiler

Die Signale im Nutzband sollten möglichst nicht gedämpft werden. Um eine grobe Abschätzung zu erhalten, können die Ausgangsspannungen der Filter mit Hilfe der komplexen Berechnung ermittelt werden.

$$U_{out\ 1.ord} = U_{in} \frac{\frac{1}{j2\pi fC}}{R + \frac{1}{j2\pi fC}}$$

Uin [Vp]	R [Ω]	C [F]	f [Hz]	Uout [Vp]
1,65	2000	6,80E-06	50	0,3760
			100	0,1918
			500	0,0386
			1000	0,0193
			10000	0,0019

**Formel 5** – Komplexer Spannungsteiler 1. Ordnung

$$Z_{par} = \frac{R \cdot \frac{1}{j2\pi fC}}{R + \frac{1}{j2\pi fC}}$$

$$U_{mid} = U_{in} \frac{Z_{par}}{R + Z_{par}}$$

$$U_{out\ 2.ord} = U_{mid} \frac{\frac{1}{j2\pi fC}}{R + \frac{1}{j2\pi fC}}$$

Uin [Vp]	R [Ω]	C [F]	f [Hz]	Uout [Vp]
1,65	1000	2,20E-07	50	1,6231
			100	1,5494
			500	0,7717
			1000	0,3886
			10000	0,0085

**Formel 6** – Komplexer Spannungsteiler 2. Ordnung

### Abschätzung Bestimmter Frequenzen

Ein Tiefpass 1. Ordnung ist im Durchlassbereich bis zur Grenzfrequenz halbwegs linear. Danach fällt die Amplitude mit 20db pro Dekade. Mit dieser nicht-idealen Betrachtung kann die Dämpfung bei bestimmten Frequenzen leicht ermittelt werden.

$$f_{3dB} = \frac{1}{2\pi RC} = \frac{1}{2\pi \cdot 2k \cdot 6.8\mu} = 11.70Hz$$

danach -20dB/Dekade

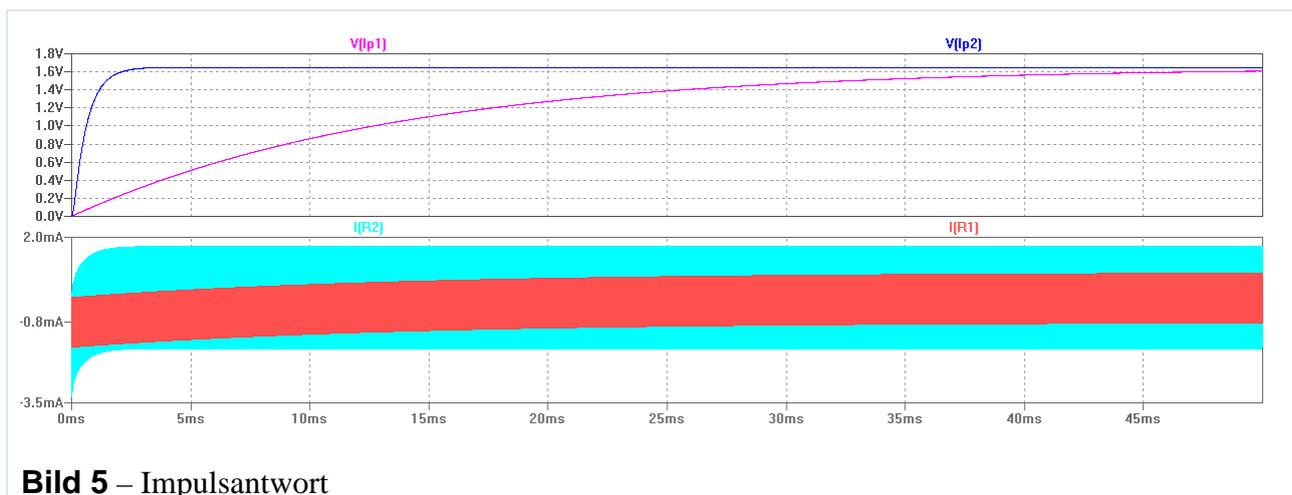
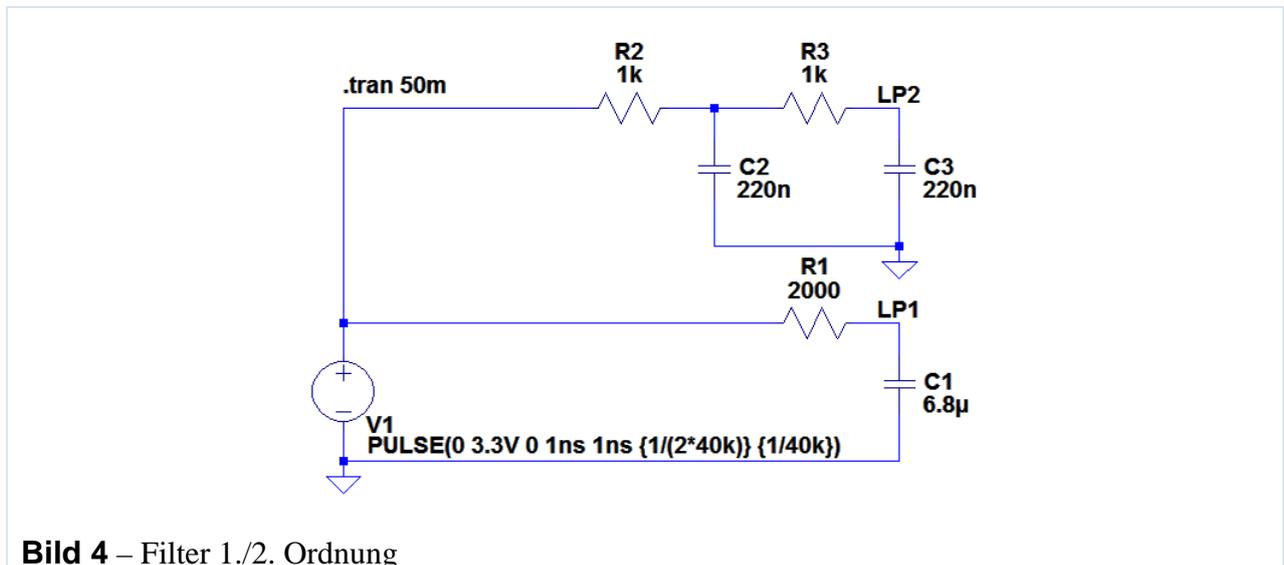
$$\log \frac{100.0Hz}{11.7Hz} = 0.93 \text{ Dekaden} \rightarrow -18.63dB$$

$$1.65V_p \cdot 10^{\frac{-18.63}{20}} = 0.1931V_p$$

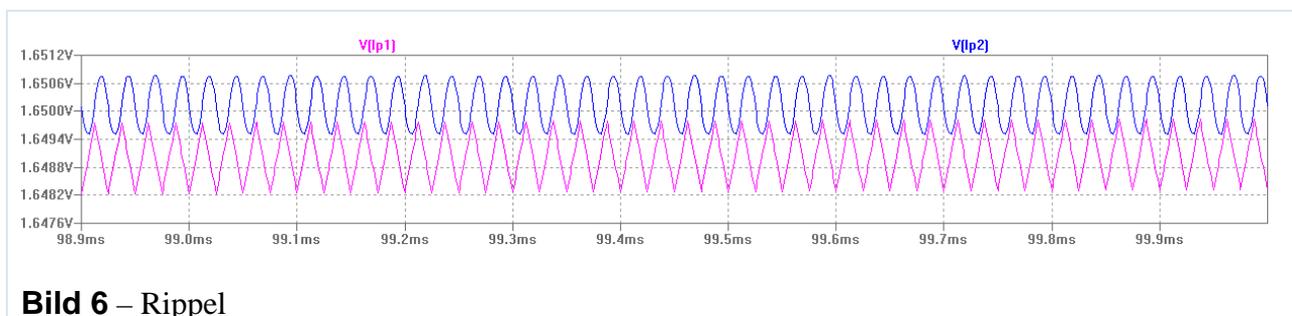
**Formel 7** – Spannung bei bestimmten Frequenzen

## Simulation

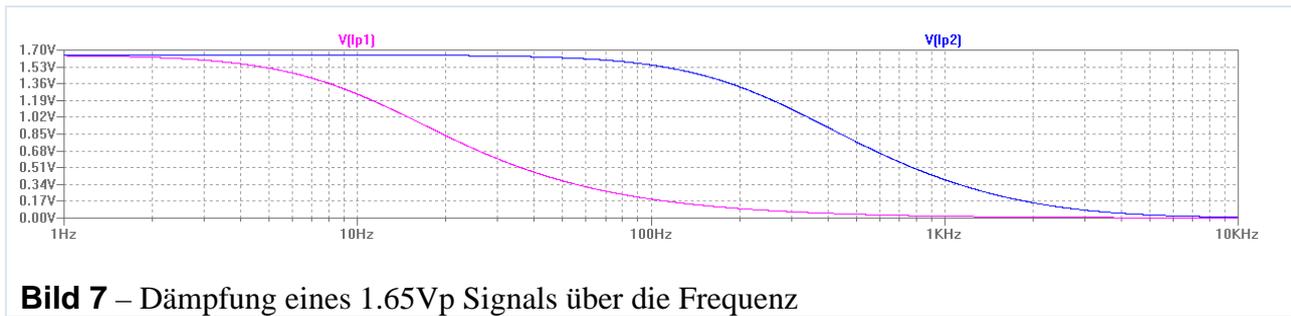
### Vergleich Filter 1. und 2. Ordnung



Die Einschwingzeit des Filters 1.Ordnung beträgt ungefähr 68ms, die des Filters 2. Ordnung 2.2ms.



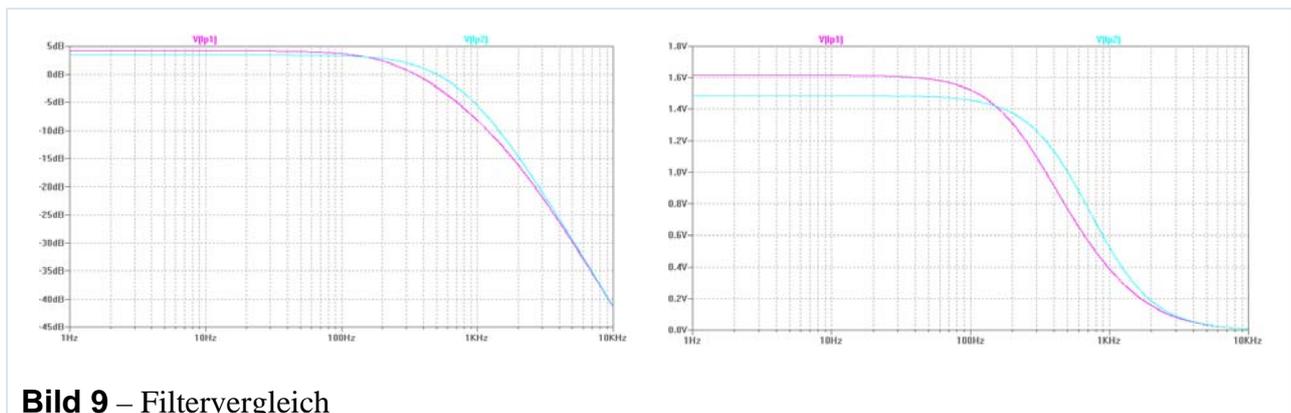
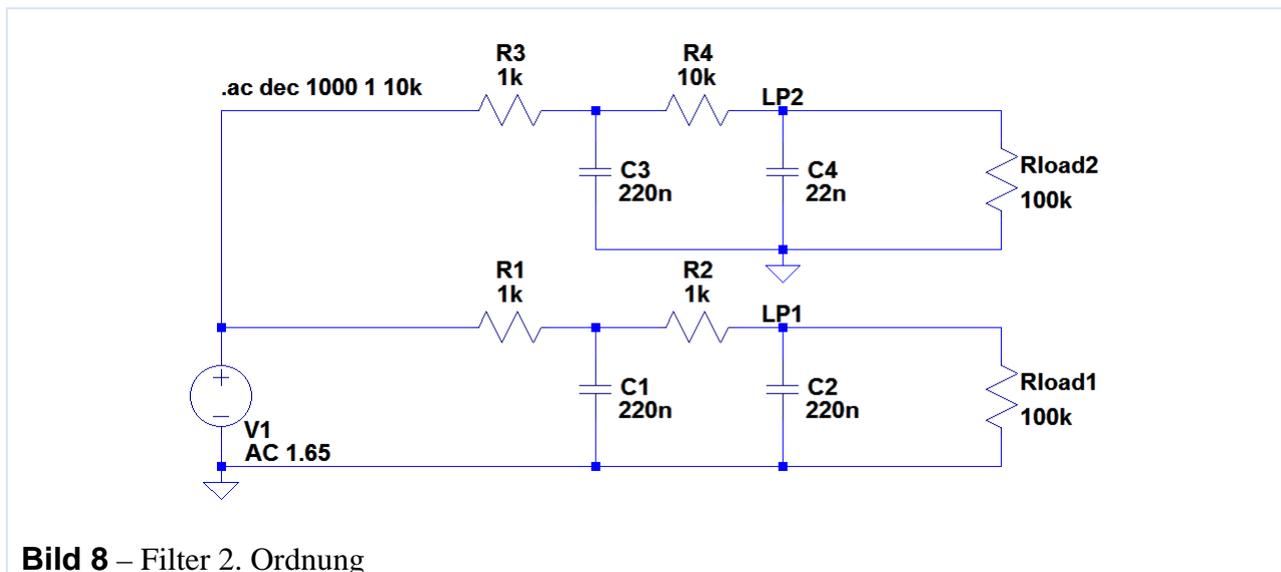
Der simulierte Rippel für den Filter 1.Ordnung beträgt 1.54mV, für den Filter 2.Ordnung ungefähr 1.24mV.



**Bild 7** – Dämpfung eines 1.65Vp Signals über die Frequenz

Das Nutzband des Filters 1. Ordnung ist ziemlich klein im Vergleich zum Filter 2. Ordnung. Für viele Anwendungen müsste daher ein Filter 2. Ordnung verwendet werden. Um dennoch einen Filter 1. Ordnung verwenden zu können, müssten die Anforderungen auf die Ripple etwas gelockert werden.

## Vergleich Filter 2. Ordnung



Wird der zweite Widerstand des Filters um ungefähr den Faktor 10 gegenüber den ersten Widerstand erhöht, so wird die 3dB Eckfrequenz des ersten RC-Gliedes weniger beeinflusst. Der erhöhte Summenserienwiderstand des Filters kann dennoch bereits im Nutzband zu einer Dämpfung führen (bei verhältnismäßig kleinen Lastwiderständen). Um diesen Effekt zu vermeiden, kann wiederum eine Treiberstufe hinzugefügt werden (Spannungsfolger mit hohem Eingangswiderstand).

## Filtervereinfachung

### 1. Ordnung

Beim bisher betrachteten PWM Ausgang hatte die Ausgabe eine Auflösung von 11-12bit (3000). Verwendet man anstelle des einen Ausgangs zwei PWM Ausgänge mit z.B. jeweils 8bit, so erhält man eine theoretisch erhöhte Auflösung und die Möglichkeit der Verwendung einfacherer Filter, da die PWM-Frequenz erhöht werden kann.

Wenn das Zählregister mit dem selben Takt versorgt wird, wie zuvor, dann kann die Filter-Grenzfrequenz für eine gleiche Dämpfung der Rippel erhöht werden, da die PWM-Ausgabefrequenz auf 468.75kHz (120MHz/256) steigt. Behält man die Dämpfung und den Widerstand bei, so ergibt sich ein Kondensator mit 560nF für  $f_g=156.29\text{Hz}$ .

Der erste Ausgang gibt die MSB aus. Der zweite Ausgang sollte die LSB ausgeben und muss daher zur Gänze um den Faktor 256 gedämpft werden. Wählt man den Widerstand  $256R_1$ , so ergibt sich ein Spannungsteiler mit der gewünschten Dämpfung. Im Durchlassbereich wird fast nur der resistive Spannungsteiler wirksam, und im Sperrbereich die Kombination aller drei Komponenten. Grund dafür ist, dass  $X_c$  im Durchlassbereich höher als  $R_1$  ist. Erst bei  $f_g$  ist  $X_c$  gleich groß mit  $R_1$ .

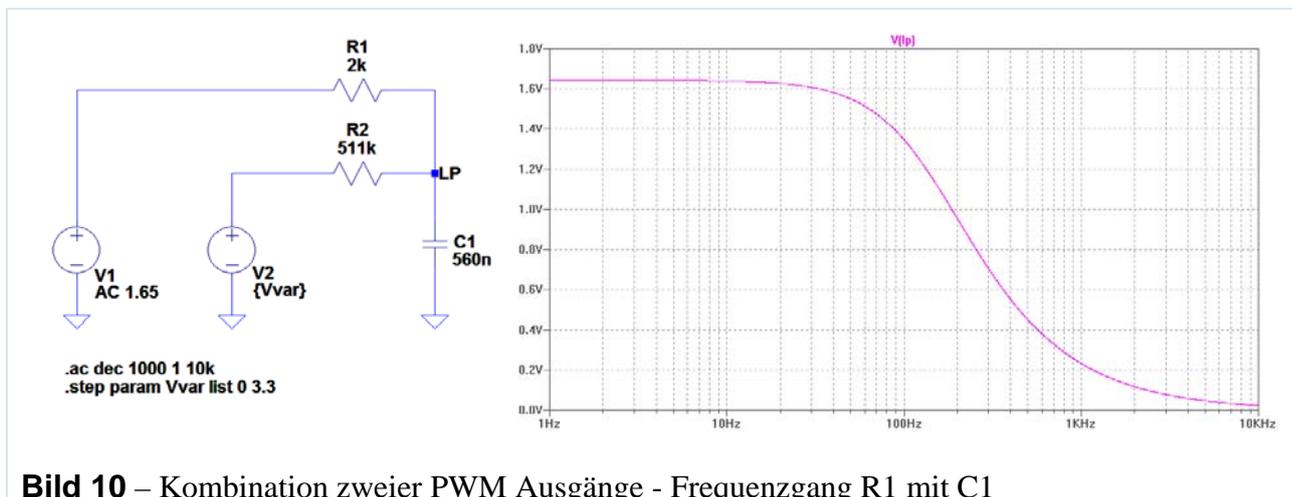


Bild 10 – Kombination zweier PWM Ausgänge - Frequenzgang R1 mit C1

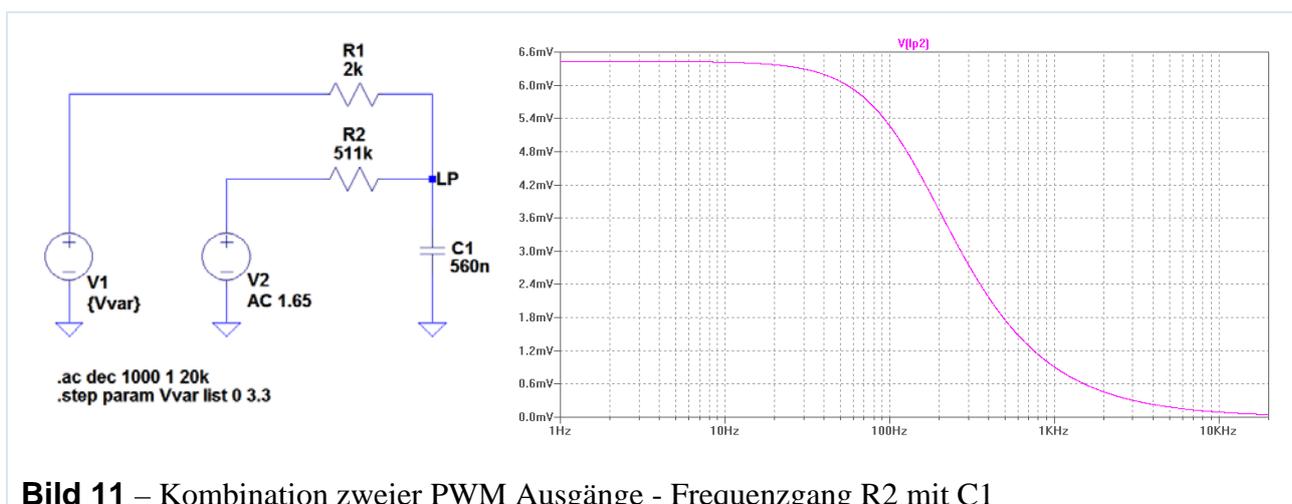
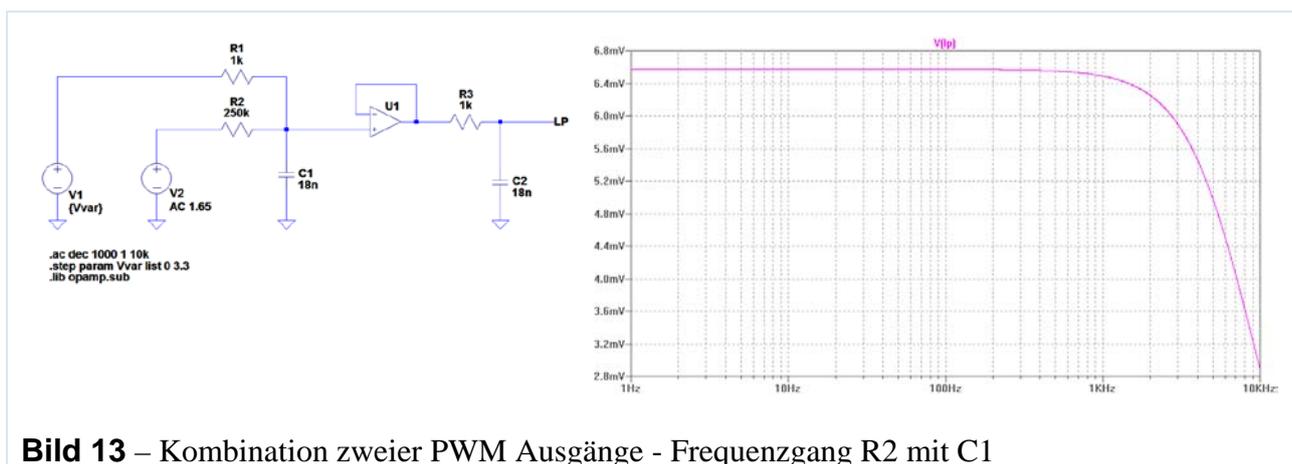
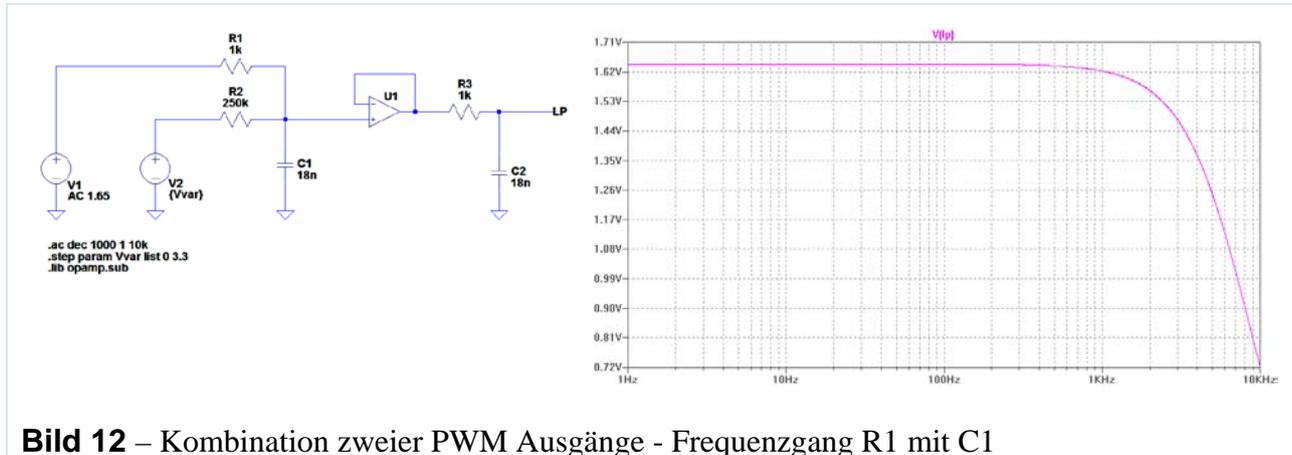


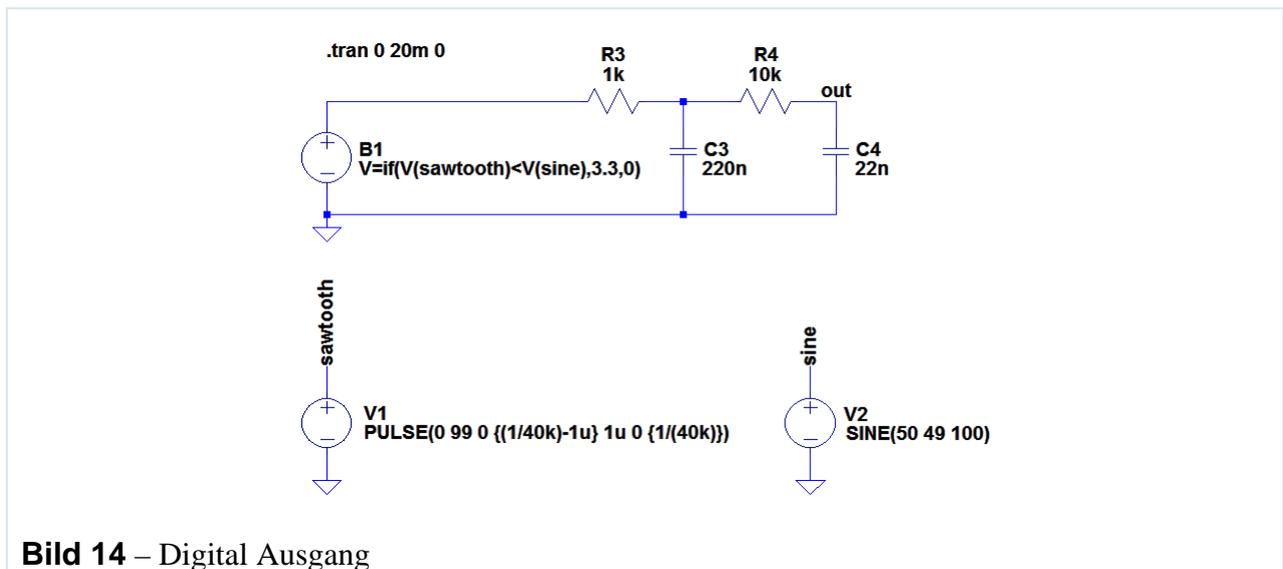
Bild 11 – Kombination zweier PWM Ausgänge - Frequenzgang R2 mit C1

## 2. Ordnung

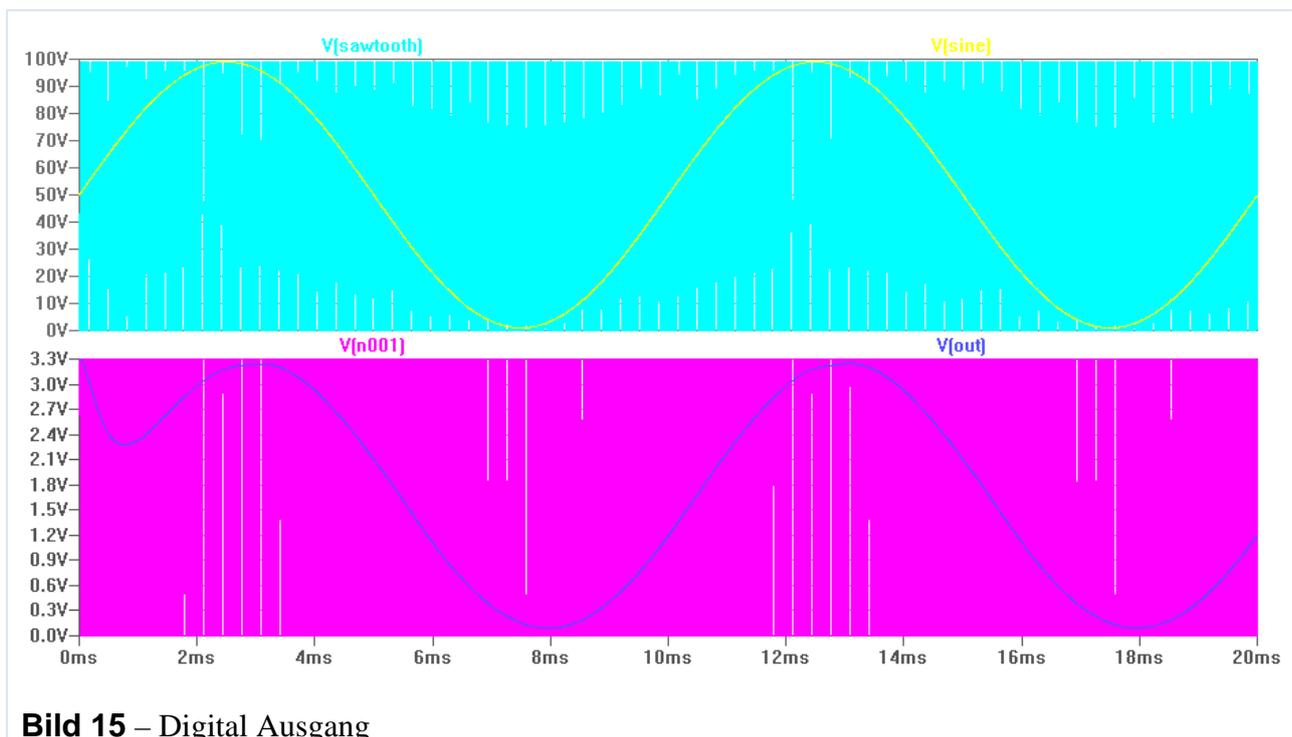
Beim Filter 2. Ordnung steigt die Grenzfrequenz auf 8.56kHz an. Somit können wiederum Signale mit höheren Frequenzanteilen ausgegeben werden. Der Kondensator bei einem Widerstand von 1k ergibt sich zu 18nF. Damit die zweite RC-Stufe den höherohmigen LSB Teil nicht beeinflusst, wurde eine Treiberstufe zwischen den RC-Glieder platziert.



## Digital Ausgang



Das PWM-Modul kann mit Hilfe eines Sägezahngenerators und einem Komparator simuliert werden. Dadurch erhält man unterschiedliche Pulsweiten mit einer Periode des Sägezahns.



Bei den Simulationsergebnissen fällt sofort die nötige Einschwingzeit auf. Ansonsten sehen die Ergebnisse gemäß der zuvor getätigten Betrachtungen aus.

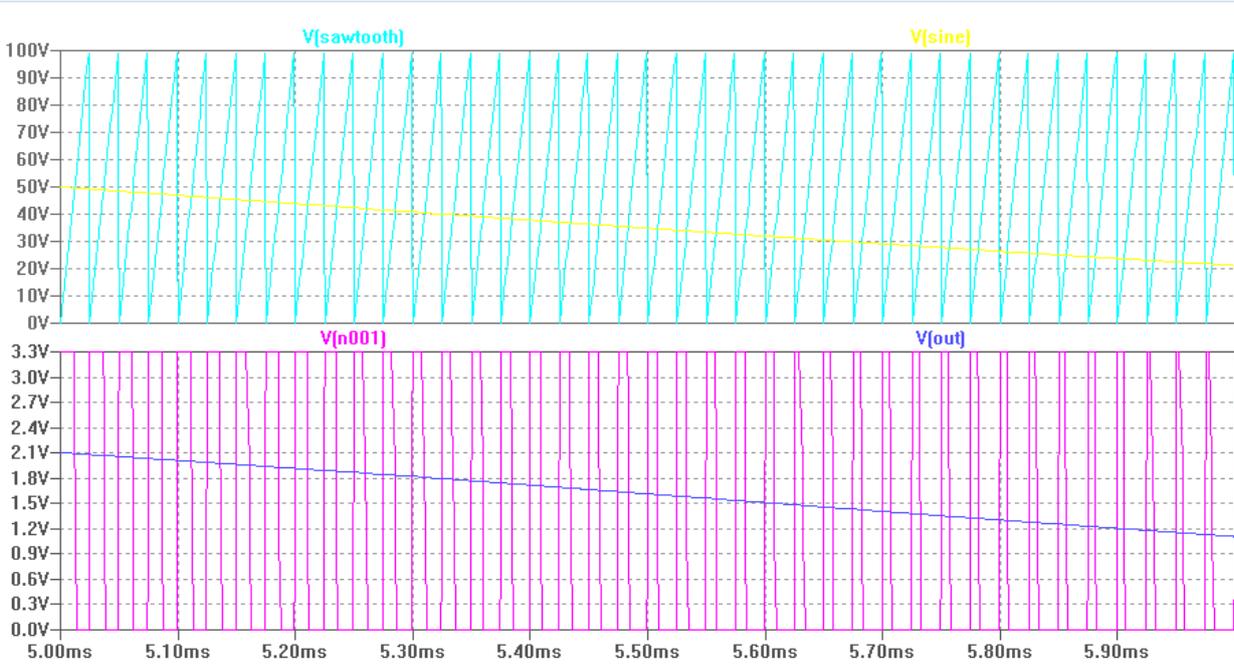


Bild 16 – Digital Ausgang

## Literatur

Allegro Microsystems Publication:

<http://www.allegromicro.com/en/Design-Center/Technical-Documents/Hall-Effect-Sensor-IC-Publications/Method-for-Converting-a-PWM-Output-to-an-Analog-Output-When-Using-Hall-Effect-Sensor-ICs.aspx>